

10/561225

PATENTTI- JA REKISTERIHALLITUS  
NATIONAL BOARD OF PATENTS AND REGISTRATION

Rec'd PCT 19 DEC 2005

PCT/F/2004/050098

Helsinki 30.7.2004

BEST AVAILABLE COPY

ETUOIKEUSTODISTUS  
PRIORITY DOCUMENT



Hakija  
Applicant

Metso Corporation  
Helsinki

Patenttihakemus nro  
Patent application no

20030919

Tekemispäivä  
Filing date

19.06.2003

Kansainvälinen luokka  
International class

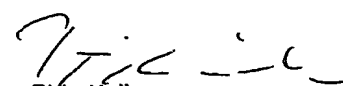
H01L

Keksinnön nimitys  
Title of invention

"Menetelmä ja laitteisto elektronisen ohutkalvokomponentin valmistamiseksi sekä elektroninen ohutkalvokomponentti"

Täten todistetaan, että oheiset asiakirjat ovat tarkkoja jäljennöksiä Patentti- ja rekisterihallitukselle alkuaan annetuista selityksestä, patenttivaatimuksista, tiivistelmästä ja piirustuksista.

This is to certify that the annexed documents are true copies of the description, claims, abstract and drawings originally filed with the Finnish Patent Office.

  
Pirkko Kaila  
Tutkimussihteeri

PRIORITY DOCUMENT  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH  
RULE 17.1(a) OR (b)

Maksu 50 €  
Fee 50 EUR

Maksu perustuu kauppa- ja teollisuusministeriön antamaan asetukseen 1027/2001 Patentti- ja rekisterihallituksen maksullisista suoritteista muutoksineen.

The fee is based on the Decree with amendments of the Ministry of Trade and Industry No. 1027/2001 concerning the chargeable services of the National Board of Patents and Registration of Finland.

Osoite: Arkadiankatu 6 A Puhelin: 09 6939 500 Telefax: 09 6939 5328  
P.O.Box 1160 Telephone: + 358 9 6939 500 Telefax: + 358 9 6939 5328  
FIN-00101 Helsinki, FINLAND

MENETELMÄ JA LAITTEISTO ELEKTRONISEN OHUTKALVO-KOMPONENTIN VALMISTAMISEKSI SEKÄ ELEKTRONINEN OHUTKALVOKOMPONENTTI

5 Tekniikan ala

Keksintö kohdistuu menetelmään elektronisen ohutkalvokomponentin valmistamiseksi oheisen ilsenäisen patenttivaatimuksen 1 johdanto-osan mukaisesti. Keksintö kohdistuu lisäksi menetelmän toteuttavaan  
10 laitteistoon oheisen ilsenäisen patenttivaatimuksen 15 johdanto-osan mukaisesti. Keksintö kohdistuu edelleen elektroniseen ohutkalvokomponenttiin oheisen ilsenäisen patenttivaatimuksen 24 mukaisesti.

Keksinnön taustaa

15 Piirilevyjen (engl. printed circuit board) käyttö erilaisten sähköisten komponenttien kytkentäalustoina on tekniikan tasosta hyvin tunnettua. Yksittäiset komponentit, kuten esimerkiksi puolijohteet, vastukset ja kondensaattorit kiinnitetään piirilevyille tyypillisesti juottamalla, jolloin  
20 mainitut komponentit yhdessä piirilevyn yksi- tai useampitasoisen johdinkuvioinnin kanssa muodostavat sähköisesti toimivan kokonaisuuden.

Piirilevyjen johdinkuviointien valmistukseen tunnetaan useita erilaisia tapoja. Eräs yleisimmin käytetty tapa on etsaus, jossa eristävän alustamateriaalin pinnalle muodostetusta metallikerroksesta poistetaan syövyttämällä muut kuin ns. resistin suojaamat alueet. Resistinä  
25 käytetään tyypillisesti valoherkkää materiaalia, jolloin resisti kuviodaan fotolitografisesti johdinkuvioita vastaavalla tavalla ennen etsausta.

30 Johdinkuviointia voidaan tuottaa eristävälle alustamateriaalille myös erilaisilla elektrolyyttisillä pinnoitusmenetelmillä (engl. electroplating) tai painamalla johtavaa materiaalia sopivassa, esimerkiksi pastamaisessa muodossa haluttuihin kohtiin alustamateriaalin pinnalle.

35

## 2

Patentista US 4,356,627 tunnetaan piirilevyjen johdinkuvioinnin muodostamiseksi myös korkopainantaan (engl. stamping) perustuva menettely. Ko. julkaisun opetusten mukaisesti cristokorroksen (ABS, asetaatti, polyfenyyllisulfoni, polyeetterisulfoni, polysulfoni) päälle  
5 laminoitua metallikerrosta (Cu) muokataan kuviopainimella (engl. stamping die) siten, että metallikerroksesta erottuu eristekerrokseen aiheutetun pysyvän muodonmuutoksen kautta kahtoon eri tasoon johdinkuviointeja, jotka ovat toisistaan sähköisesti erotettuja. Näihin johdinkuviointeihin elektroniset komponentit voidaan edelleen liittää  
10 perinteiseen tapaan juottamalla.

Pyrkimys yhä pienemmän rakenteellisten yksityiskohtien toteuttamiseen elektronisissa laitoissa vaatii myös kytkentäalustoina toimivien piirilevyjen johdinkuviointien miltakaavan pienentämistä.  
15 Tämä taas osaltaan vaikuttaa sähköisten komponenttien kiinnittämistä piirilevyille; koska komponenttien paikoitus sekä sähköisten kontaktien vaatima juotostekniikka muuttuvat yhä haastavimmiksi. Lisäksi erityisesti tieto- ja tietoliikennetekniikan nopea kehitys on aikaansaanut alati kasvavan tarpeen kehittää halvempia ratkaisuja erilaisten  
20 elektronisten laitteiden, erityisesti pikselinäyttöjen valmistamiseksi.

Elektronisten laitteiden valmistustekniikan kehitys onkin johtanut ratkaisuihin, joissa erillisten piirilevyjen käytön sijaan sopivalle alustamateriaalilla muodostetaan miltakaavaltaan pienempiä ja  
25 yksityiskohtaisempia elektrodirakenteita, joiden päälle tarvittavat sähköisesti aktiiviset ja muut kerrokset muodostetaan suoraan, jolloin mainitut elektrodirakenteet jäävät näiden komponenttien osaksi ja komponenttien erilliseen kytkentäalustalle trns. asentamiseen liittyviä työvälineitä voidaan välttää. Elektrodikuviointien yhteyteen  
30 toteutettavien komponenttien aktiivisia ja muita kerroksia voidaan muodostaa esimerkiksi erilaisilla kasvatus-, pinnoitus- tai painotekniikoilla. Nämä tyypillisesti ohutkalvolhin perustuvat ratkaisut voidaankin nähdä sijoittuvan tavallaan perinteisten piirilevyjen sekä toisaalta erittäin korkean integrointiasteen omaavien integroitujen  
35 piirien välimaastoon. Näissä ratkaisuissa käytettävät materiaalit myös poikkeavat tyypillisesti jossain määrin perinteisissä integroiduissa

piireissä käytettävistä piipohjaisista puolihohteista. Nykyisin voimakkaan kiinnostuksen kohteena ovat erityisesti orgaaniset elektroluminoivat materiaalit (polymeerit), joilla on kiinnostavia käyttösovelluksia erityisesti optisissa komponenteissa.

5

Piirilevyissä käytettävien johdinkuviointien viivanleveydet ovat tyypillisesti luokkaa  $> 100 \mu\text{m}$ , jopa useita millimetrejä. Integroiduissa piireissä käytettävät viivanleveydet ovat nykyisin taas tyypillisesti luokkaa  $100 \text{ nm}$ . Nyt käsillä oleva keksintö kohdistuu elektrodikuviointihin, joissa käytettävät viivanleveydet osuvat pääsääntöisesti em. arvojen välimaastoon, tyypillisesti alueelle  $1\text{-}50 \mu\text{m}$ .

10

Patenttijulkaisu US 2002/0094594 esittää erään ratkaisun orgaanisten valoa emittoivien rakenteiden, ns. OLED:ien (Organic Light Emitting Diodes) valmistamiseen. Periaatteellisesti OLED-rakenteet käsittävät kahden vastakkaisen elektrodikerroksen, anodin ja katodin, väliin muodostetun yhdon tai useamman aktiivisen materiaalin kerroksen. Näiden lisäksi tämä päällekkäisiin kalvoihin tai kerroksiin perustuva rakenne voi sisältää tarpeen mukaan erillisiä eristekerroksia tms.

20

Mainitun US-julkaisun mukaisesti eristävä substraatti (lasia tai muovia) päällystetään orgaanisella kerroksella, jonka orgaanisen kerroksen päälle muodostetaan ylempi johtava elektrodikerros (metallia tai indiumtinaoksidia, ITO). Tämä ylempi elektrodikerros kuvioidaan mainitun julkaisun mukaisesti kuviopainantaan (engl. die-cutting) perustuen, jossa työstöelimenä käytettävä kuviopainin on sopivimmin pinnoitettu siten, että se ylemmästä elektrodikerroksesta irti nostettaessa samalla poistaa mukanaan osan elektrodikerroksen johtavasta materiaalista. Julkaisun mukaisesti, em. orgaanisen kerroksen alle, suoraan eristävän substraatin päälle voidaan tarvittaessa toteuttaa kuvioitu alempi elektrodikerros muilla sinänsä tekniikan tasosta tunnetuilla tekniikoilla (kts. julkaisun sivulla 2, ensimmäinen kappale, viitenumero [0030]).

25

30

35 Julkaisu US 2002/0094594 opettaa siis elektrodikuvioinnin muodostamisen kuviopainantaa käyttäen orgaanisen kerroksen päälle

tuotettuun ylämpään elektrodikerrokseen, josta johtavaa materiaalia on kuviopainimen avulla suhteellisen helppo poistaa, johtuen mainitun ylemmän elektrodikerroksen ja orgaanisen kerroksen välisestä suhteellisen vähäisestä adheesiasta. Toisaalta ylämpää elektrodikerrosta näin mekaanisesti kuviointaossa tulee varoa vahingoittamasta alemmaa herkkää orgaanista kerrosta. Mekaaniseen kuviopainamiseen perustuvalla kuviointilla voidaan kuitenkin nähdä näin käytettynäkin tiettyjä etuja esimerkiksi kemiallisin menetelmin nähden, koska kemialliset menetelmät voivat vahingoittaa alempia herkkiä orgaanisia kerroksia. Kuviopainamiseen perustuva menetelmä on tietyissä sovelluksissa myös nopea ja siten edullinen tapa ylemmän elektrodin kuviointin toteuttamiseen.

Monissa tapauksissa elektronisten laitteiden massatuotantoa ajatellen merkittävässä osassa tuotantokustannusten ja tehokkuuden kannalta voidaan kuitenkin osoittaa olevan nimenomaan eristävän substraatin päälle muodostettavan ensimmäisen elektrodikuviointin tuottaminen. Tämä alimmainen elektrodikuviointi määrittää hyvin pitkälti sen, millaisia komponentteja sen päälle on mahdollista toteuttaa esimerkiksi orgaanisia materiaalikerroksia kasvattamalla. Mikäli ensimmäisen elektrodikerroksen kuviointi voidaan toteuttaa hyvällä tarkkuudella ja mm. riittävän pienillä viivanleveyksillä, lieventää tämä edelleen myös vaatimuksia kyseisen elektrodikerroksen päälle muodostettavien aktiivisten kerrosten ja muiden ylempien elektrodikerrosten osalta, sekä mahdollistaa merkittävästi suurempia vapausasteita näiden kerrosten valmistusprosessien valinnassa.

#### Keksinnön lyhyt kuvaus ja sen tärkeimmät etuja

Nyt käsillä olevan keksinnön pääasiallisena tarkoituksena onkin kiinnittää aikaisempaa suurempaa huomiota ja tarjota uusia ratkaisuja suoraan eristävän substraatin pinnalle ennen aktiivisia kerroksia toteutettavan ns. alimmaisen elektrodikerroksen kuviointiin ohutkalvo- ja vastaavissa kerroksittain eristävän substraatin pinnalle muodostettavissa sähköisissä komponenteissa.

Näiden tarkoitusten totouttamiseksi keksinnön mukaiselle menetelmälle ohutkalvokomponentin valmistamiseksi on pääasiassa tunnusomaista se, mikä on esitetty oheisen itsenäisen patenttivaatimuksen 1 tunnusmerkkiosassa. Keksinnön mukaiselle laitteistolle on taas  
5 pääasiassa tunnusomaista se, mikä on esitetty oheisen itsenäisen patenttivaatimuksen 15 tunnusmerkkiosassa. Keksinnön mukaiselle ohutkalvokomponentille on pääasiassa tunnusomaista se, mikä on esitetty oheisen itsenäisen patenttivaatimuksen 24 tunnusmerkkiosassa. Muissa epäitsenäisissä patenttivaatimuksissa on  
10 esitetty erältä keksinnön edullisia suoritusmuotoja.

Keksinnön keskeisenä ajatuksena voidaan katsoa olevan se, että alustamateriaalina toimivan eristävän substraatin pinnalle järjestettyyn alimmaiseen johdekerrokseen muodostetaan elektrodikuviointi  
15 kuvlopainantaan, eli ns. embossaukseen (engl. die-cut embossing) perustuvalla työstötoimenpiteellä, jossa työstöelimen kohokuvio (engl. relief) pakottaa (engl. emboss) johdekerroksesta alueita toisistaan galvaanisesti erillään oleviksi elektrodialueiksi. Keksinnön mukaisessa embossauksessa alimmaisesta johdekerroksesta ei pyritä poistamaan  
20 materiaalia, vaan elektrodialueet saatetaan toisistaan galvaanisesti erillään aiheuttamalla substraattiin pysyvä muodonmuutos suorittamalla embossaus tähän tarkoitukseen soveltuvissa prosessiolosuhteissa sekä tarkoitukseen soveltuvalla työstöelimellä. Nämä prosessiolosuhteet, kuten esimerkiksi substraatin lämpötila vaihtelevat  
25 jossain määrin substraatti- ja johdemateriaaleista, sekä myös niihin embossaamalla tuotettavien kuvioiden dimensioista riippuen.

Keksinnön eräässä suoritusmuodossa substraatille järjestettyä alimmaista johdekerrosta työstetään embossaamalla siten, että  
30 elektrodialueita muodostuu substraatin tasoa vastaan kohtisuorassa suunnassa (substraatin paksuus), eli vertikaalisessa suunnassa useampaan eri tasoon. Hyödyntämällä näin substraatin tason suuntaisen, eli horisontaalisen etäisyyden lisäksi myös mainittu vertikaalinen etäisyys, voidaan elektrodikuviointin tiheyttä kasvattaa  
35 merkittävästi, mikä on huomattava etu tietyissä sovelluksissa. Eräinä esimerkkeinä tällaisista sovelluksista voidaan mainita erittäin lyhyen

kanavapituuden omaavien OFET-transistorien (Organic Field Effect Transistor ) tai pikselinäyttöjen valmistaminen. Myös muissa kuin em. komponenteissa saavutetaan keksinnön avulla merkittävää hyötyä määrittämällä komponentin alimmaisen johdekerroksen päälle  
5 muodostettujen ylempien passiivisten tai aktiivisten kerrosten vertikaalisuuntainen dimensio mainittuun alimpaan johdekerrokseen kohdistetulla embossaustoimenpiteellä.

Keksinnön edullisen suoritustavan mukaan eristävä substraattimateriaali päällystetään alimmaisella johdekerroksella tyhjö- tai matalapaineprosesseissa, ja tämän lisäksi ainakin alimmaisen johdekerroksen elektrodikuviointi toteutetaan embossaamalla saman tyhjöprosessin yhteydessä ja sopivimmin olennaisesti samoissa prosessiolosuhteissa. Sopivimmin em. päällystys- ja embossaus-  
15 vaiheet suoritetaan rullalta-rullalle-prosessina, mikä mahdollistaa tekniikan lasoa merkittävästi nopeamman, yksinkertaisemman ja massatuotannollisemman valmistusprosessin. Saman prosessin yhteydessä ja sopivimmin edelleen myös rullalta-rullalle-prosessina on mahdollista toteuttaa myös tuotteen muiden passiivisten tai  
20 varsinaisten aktiivisten kerrosten, sekä edelleen muiden ylempien elektrodikerrosten muodostamista. Näiden em. kerrosten muodostaminen voidaan toteuttaa kulloiseenkin sovellukseen parhaiten soveltuvalla tavalla, kuten jäljempänä tarkemmin ilmenee. On myös mahdollista, että alimpaan johdekerrokseen kohdistetulla  
25 embossaustoimenpiteellä muokataan samalla kertaa myös komponentin yhtä tai useampaa ylemmää passiivista tai aktiivista kerrosta. Eräänä esimerkkinä tästä on alimmaisen johdekerroksen ja sen päälle muodostetun eristekerroksen embossaaminen samalla kertaa.

30 Keksinnön avulla voidaan toteuttaa siten olennaisesti yhdessä tyhjö- tai matalapaineprosesseissa esimerkiksi pelkästään substraatin pinnoitus johtavalla elektrodikerroksella ja mainitun kerroksen kuviointi embossaamalla. Tämän jälkeen osimorkiksi rullalla oleva tuote voidaan  
35 siirtää seuraaviin prosesseihin ja tarvittaessa erilaisiin olosuhteisiin muiden tarvittavien kerrosten toteutusta varten. Toisaalta keksinnön

avulla tietyissä sovelluksissa voidaan olennaisesti kaikki toimivan elektronisen laitteen vaatimat elektrod-, aktiiviset ja suojakerrokset toteuttaa olennaisesti yhdessä ja samassa prosessissa. On selvää, että mitä useampia kerroksia voidaan toteuttaa saman prosessin yhteydessä, sitä vähemmän ylimääräisiä työvaiheita (siirto, puhdistus, esikäsittely, kohdistus) tarvitaan ja samalla myös kohteen ja itse prosessin kontaminaation vaara pienenee.

10 Nyt käsillä olevan keksinnön laajemman merkityksen ymmärtämiseksi on varsin keskeistä huomata se, että keksintö mahdollistaa hakijan käsityksen mukaan ensimmäisen kerran sen että saman prosessin (tyypillisesti tyhjöprosessin) yhteydessä substraatille ensin kasvatetaan elektrodirakennetta varten tarvittava johdekerros, joka kerros välittömästi lämän jälkeen kuvioidaan embossaamalla saman prosessin yhteydessä. Tekniikan tason mukaiset menetelmät 15 kuvioitujen elektrodirakenteiden muodostamiseksi, kuten esimerkiksi fotolitografia ja sitä seuraavat märkä- tai kulvaus, tai erilaiset tartunnanestoöljyihin tai painettaviin johdemateriaaleihin perustuvat ratkaisut ovat ongelmallisia, koska niissä käytettävät aineet aiheuttavat 20 tyypillisesti prosessien kontaminoitumista, jolloin samaan prosessiin ei ole käytännössä mahdollista yhdistää useampien (edeltävien tai seuraavien) kerrosten prosessointia.

25 Keksinnöllä saavutetaan edelleen myös se erittäin merkittävä etu, että keksinnön mukaisesti embossaamalla aikaansaatatavat elektrodirakenteiden viivanleveydet ovat kapeampia kuin esimerkiksi tekniikan tasosta tunnetulla varjomaskitekniikalla (engl. shadow mask) tehdyssä kasvatuksessa/kuvioinnissa. Samalla kuviointiin tarvittava prosessointiaika on myös huomattavasti lyhyempi. Tekniikan tasosta hyvin 30 tunnetulla fotolitografiakuvioinnilla on kyllä mahdollista päästä sinänsä riittävään resoluutioon, mutta sen haittana on puolestaan prosessin monimutkaisuudesta (erillinen valotus ja etsaus) aiheutuvat korkeat kustannukset. Edelleen keksinnön mukaisesti embossaamalla suoritettava elektrodikuviointi soveltuu hyvin myös rullalta-rullalle-tyyppisiin jalkuviin valmistusprosesseihin, joihin esimerkiksi toistuvia 35 kohdistuksia ja puhdistustoimenpiteitä vaativa varjomaskitekniikka



soveltuu huonosti. Tunnettuja tekniikoita käyttäen on myös vaikeaa tai täysin mahdotonta yhdistää useita prosessivaiheita, kuten johdekerroksen kasvatus ja kuviointi, samassa prosessissa toteutettaviksi.

5

Keksinnön mukaisen menetelmän yhteydessä substraattimateriaaleina voidaan käyttää esimerkiksi muoveja, kuten polycysteri (PET), polyimidi (PI) polystyreeni (PS) tai polykarbonaatti (PC). Myös muut eristävät substraattimateriaalit, joihin sopivissa olosuhteissa embossaamalla voidaan tuottaa pysyvä muodonmuutos voivat tulla kyseeseen. Siten substraattimateriaalina voi toimia myös esimerkiksi muovista ja lasista muodostettu laminaatti, jossa lasikerros supivimmin toimii taustakerroksena jonka päälle embossauskelpoinen muovikerros on laminoitu. Substraattimateriaalina voi toimia myös paperi, kartonki tai vastaava materiaali, jonka päälle elektrodirakenteissa tarvittava johdekerros voi olla muodostettu esimerkiksi ohuena metallikalvona.

Elektrodirakenteissa tarvittavana johtavana materiaalina voidaan käyttää esimerkiksi läpinäkyviä puolijohdeoksiedeja (esimerkiksi ITO), metalleja (esimerkiksi Al, Au, Ag tai Cu) tai johdepolymeerejä (esimerkiksi PEDOT:PSS, engl. poly(3,4-ethylenedioxythiophene): poly(styrenesulfonate)). Johdemateriaalina voi tietyissä sovelluksissa toimia myös metalli- tai hiilipartikkelimuste. Näistä materiaaleista koostuva yhtenäinen johdekerros voidaan muodostaa millä tahansa tekniikan tasosta tunnetulla tavalla ennen johdekerroksen kuviointia nyt käsillä olevan keksinnön mukaisesti embossaamalla.

Keksinnön mukaisella menetelmällä valmistettavia komponentteja voivat olla esimerkiksi OLED-, OFET- tai valokennokomponentit. Keksintö soveltuu erityisesti erilaisten luminesenssiin perustuvien valolähteiden tai passiivisten tai aktiivisten näyttörakenteiden valmistukseen.

Keksinnön tarjoamat valmistusprosessin nopeutteen ja yksinkertaisuuteen liittyvät edut tulevat parhaiten esille valmistettaessa suuren pinta-alan komponentteja, kuten osimorkiksi valokennoja. Keksintö

5 myös mahdollistaa kapean vilvanleveyden omaavien elektrodirakenteiden valmistamisen yhdellä kertaa suurelle pinta-alalle, mikä ei ole käytännössä ollut tähän saakka mahdollista tekniikan tason meneteleillä. Näiden seurauksena keksintö mahdollistaa merkittävien kustannussäästöjen aikaansaamisen ja tuotantotehokkuuden kasvattamisen useissa erilaisissa sovelluksissa.

10 Riittävän kapeiden vilvanleveyksien ja hyvälaatuisien elektrodirakenteiden aikaansaaminen embossaamalla vaatii sopivia prosessiolosuhteita sekä erityisesti myös embossauksessa käytettävän työstöelimen, kuten painolaatan tai -pellin sopivia ominaisuuksia.

15 Koska keksinnön mukaisessa embossauksessa substraattimateriaaliin aiheutetaan tietty pysyvä muodonmuutos, tapahtuu esimerkiksi muoveille embossaus sopivimmin lämpötiloissa, jotka ovat muovin ns. lasittumislämpötilan (engl. glass transition temperature) läheisyydessä (materiaalista riippuen n. 10° C). Mainitussa lämpötilassa, ns. lasittumispisteessä muovin ominaisuudet muuttuvat lasimaisesta tilasta (engl. glassy state) joustavampaan olomuotoon (engl. rubbery state).  
20 Lämmitys embossaukselta varten on edullista myös muiden kuin muovisten substraattien tapauksessa.

25 Työstöelimenä toimivan painolaatan, tai rullalta-rullalle prosesseissa telan tai vastaavan ympärille järjestetyn painopellin osalta edullinen rakenne on sellainen, jossa työstävän pinnan kohokuviossa käytetään ensisijaisesti pinnan tasoa vastaan olennaisesti pystysuoria "sivuseinämiä" kohokuviossa tarvittavien korkeuserojen aikaansaamiseksi ja terävien, johdekerrosta hyvin leikkaavien kanttien muodostamiseksi. Tämä sivuseinämien pystysuoruus edesauttaa  
30 merkittävästi johdekerroksen eri johdealuiden välisen kontaktin katkaisua erillisiksi elektrodikuvioiksi, eikä työstöelimen pintaan pyri myöskään tarttumaan materiaalia kohteesta. Lisäksi cm. kohokuvion muoto on edullinen pyrittäessä käyttämään substraatin pinta-alaa mahdollisimman tehokkaasti hyväksi ja pyrittäessä samalla kapeisiin  
35 vilvanleveyksiin. Työstöelimen kohokuvion leikkaavien kanttien ollessa

riittävän teräviä, sivuseinämät voivat olla myös jossain määrin kaitevia ilman että kuviointituloksessa embossauksessa merkittävästi heikkenee.

Kuvien lyhyt selostus

- 5      Keksintö ja sen koskeiset ominaisuudet sekä keksinnön avulla saavutettavat edut käyvät alan ammattimiehelle paremmin ilmi seuraavasta kuvauksesta, jossa keksintöä selostetaan tarkemmin muutamien valittujen esimerkkien avulla viittaamalla samalla oheisiin piirustuksiin, joissa:
- 10      kuva 1      esittää periaatteellisena kaaviona keksinnön mukaista rullalla-rullalle prosessia, jossa eristävä substraatti tyhjöpäälystetään johdekerroksella ja johdekerros embossataan tämän jälkeen saman tyhjöprosessin yhteydessä,
- 15      kuvat 2a-2f      esittävät erästä tapaa keksinnön mukaisessa embossauksessa käytettävän painolaatan valmistamiseksi,
- 20      kuva 2g      esittää periaatteellisesti kohokuvioinnin monistamisen suuren pinta-alan painopelliksi,
- 25      kuva 3      esittää SCM esimerkikuvan keksinnön mukaiseen embossaukseen soveltuvan painolaatan pintaprofilista,
- 30      kuva 4      esittää SFM esimerkikuvan kuvan 3 mukaisella painolaatalla embossatusta ITO/PET kerrosrakenteesta,
- 35      kuvat 5a ja 5b      esittävät periaatteellisina sivu- ja yläkuvantoina OLED-komponenttelhin perustuvaa ja tekniikan tason mukaisesti toteutettua pikselinäyttöä,
- 35      kuva 6      esittää periaatteellisena yläkuvantona keksinnön mukaisesti toteutettua OLED-pikselinäyttöä,

- kuva 7 esittää SEM esimerkkikuvan somimaiset ja limittaiset Source- ja Drain-elektrodit omaavasta tekniikan tason mukaisesta OFET-transistorista,
- 5 kuva 8 esittää periaatteellisen poikkileikkauskuvan OFET-transistorin kanavarakenteesta,
- kuva 9 esittää periaatteellisena poikkileikkauskuvana eristävän substraatin päällä olevasta johdekerroksesta keksinnön mukaisesti embossaamalla erotetun elektrodirakenteen,
- 10 kuva 10 esittää periaatteellisena poikkileikkauskuvana erään kuvan 9 mukaisen elektrodirakenteen päälle toteutetun OFET-rakenteen,
- 15 kuva 11 esittää periaatteellisena poikkileikkauskuvana erään toisen kuvan 9 mukaisen elektrodirakenteen päälle toteutetun OFET-rakenteen, ja
- 20 kuva 12 esittää periaatteellisena poikkileikkauskuvana erään kolmannen kuvan 9 mukaisen elektrodirakenteen päälle toteutetun OFET-rakenteen.

#### Keksinnön yksityiskohtaisempi selostus

- 25 Kuvassa 1 on esitetty periaatteellisesti rullalta-rullalle prosessi, jossa substraattina toimiva muovi aluksi tyhjöpäälystetään johdekerroksella ja kyseiseen johdekerrokseen muodostetaan tämän jälkeen elektrodi-
- 30 kuviointi telan tai vastaavan ympärille asetetulla painopellillä embossaamalla saman tyhjöprosessin yhteydessä. Hakijan suorittamissa kokeissa on havaittu, että embossauksella pystytään valmistamaan erittäin kapeita, luokkaa 1-50  $\mu\text{m}$  levyisiä viivarakenteita tyhjöpäälystetyille muovisubstraatille.
- 35 Kuvassa 1 on periaatteellisesti esitetty että sekä tyhjöpäälystys että embossaus on järjestetty samaan kammioon. Tämä ei kuitenkaan ole

5 keksinnön ainoa mahdollinen suoritusmuoto, vaan massatuotantoa ajatellen keskeistä on lähinnä se, että substraatti voidaan ajaa rullalta rullalle kerta-ajona ilman että rullia/substraattia joudutaan välillä siirtämään eri prosessointilaitteisiin. Tällöin välttyään mm. tarpeelta pumpata prosessitilan painetta alas useampia eri kertoja, mikä on tunnetusti varsin aikaa vievä toimenpide. Siten kuvan 1 mukaisessa järjestelyssä voidaan käyttää myös useampiakin eri kammioita, joissa kaikissa kuitenkin vallitsevat olennaisesti samat paineolosuhteet.

10 *Painolaatan tai -pellin valmistaminen*

Embossaukseen soveltuva painopelti on sopivimmin nikkelpainopelti/-laatta, joka voidaan valmistaa esimerkiksi litografisin menetelmin, jotka ovat tekniikan tasolta muista yhteyksistä sinänsä tunnettuja.

15 Tärkeimpiä painopellin valmistustekniikoita ovat suora resistililografia tai resistililografian ja kuivaelsausmekaniikan yhdistäminen.

Kuvissa 2a-2f on periaatteellisesti esitelty prosessivaiheet, joissa embossauksessa tarvittavaan painolaattaan saadaan muodostettua haluttu pintarakenteen kohokuva suorittamalla resistikerroksen kuviointi tässä tapauksessa elektronisädeä käyttäen. On huomattava, että keksintö ei ole rajoittunut pelkästään elektronisädekuviointiin käyttöön, vaan kuvioinnissa on mahdollista käyttää myös esimerkiksi lasersädeä.

25 Kuva 2a esittää periaatteellisesti alustamateriaalin 20 (lasia, kvartsia, piitä tms.) päällystämisen resistikerroksella 21 ja elektronisädekuviointissa tarvittavalla johtavuuskerroksella 22. Mainitun johtavuuskerroksen 22 tarkoitus on kuljettaa kuvioinnissa käytettävän elektronisäteen tuottama sähköinen varaus pois. Kuvassa 2c on esitetty resistikerroksen 21 kehittäminen, jonka seurauksena osa resistikerroksesta voidaan poistaa selektiivisesti, jolloin jäljelle jää ns. master-elementti. Kuvassa 2d tämän master-elementin päälle höyrystetään johtavuuskerros 23, jonka päälle kasvatetaan cd-locen

30 kuvassa 2e nikkelpainolaatta 24. Kuvassa 2f nikkelpainolaatta on esitetty kuvan 2c master-elementistä irrotettuna.

35

Edelleen eräs vaihtoehtoinen menetelmä tuottaa kohokuvioinli on käyttää kuvan 2c mukaista resistirakennetta, jonka päälle höyrystetään kulvaetsausprosessissa maskimateriaalina toimiva metalli- (Cu, Al, tms.) tai dielektrikerros ( $\text{SiO}_2$ ), jolloin saadaan kuvan 2d mukainen rakenne. Asettamalla mainittu rakenne resistiä liuottavaan liuottimeen voidaan resistikuviot poistaa ja jäljelle jäävä metallinon tai dielektrinen materiaali on substraatin pinnalla kuvioiduissa kohdissa. Tämän jälkeen substraatti asetetaan orilliseen plasmakammioon kulvaetsausprosessiin, jossa suunnatulla kaasuplasamalla kulutetaan substraattia ja maskimateriaalia substraatin tasoon nähden vertikaalisessa suunnassa. Tämän seurauksena maskimateriaalin muodostamat kuviot siirtyvät substraattiin. Kuvioidusta substraatista kasvatetaan tämän painolaatta 24 edellä mainituilla menetelmillä päällystämällä rakenteen päälle ensin johtavuuskerros 23 ja kasvattamalla sen päälle elektrolyytisesti painolaatta. Edellä esitellyjen lisäksi kuvioiden muodostamiseen nikkolipainolaattaan on olemassa useita muitakin vaihtoehtoisia sinänsä tunnettuja litografiamenetelmiä ja niiden kombinaatioita.

Nyt käsillä olevan keksinnön kannalta oleellista painolaatan valmistamisessa tarvittavan master-elementin tuottamisessa on se, että menetelmä on kykenevä toistamaan haluttuja painolaatan ominaisuuksia, josta tärkeimpiä ovat kohokuvion seinämien pystysuoruus ja kohokuvion viivojen reunanlaatu. Valmistusmenetelmä tuleeekin valita kunkin erillisen kuviogeometrian mukaisesti optimaaliseksi. Suoraa laserlitografiaa voidaan käyttää viivanleveyksillä  $> 1.5 \mu\text{m}$  ja sitä pienemmät viivanleveydet tuotetaan tyypillisesti elektronisäteellä. Toinen keksinnön kannalta ratkaiseva tekijä on kohokuvion viivojen syvyys. On tunnettua, että esimerkiksi viivanleveys  $25 \mu\text{m}$  ja syvyys  $50 \mu\text{m}$  voidaan tuottaa lähes pystysuorana seinämänä optimoimalla resistien valotus ja kehitysprosessi tarkasti. Kuitenkin useimmissa tapauksissa on helpompi käyttää edellä kuvattua kulvaetsausprosessia, jolla voidaan tuottaa lähes täysin pystysuoria seinämiä.

Kuvan 2f nikkelpainolaattaa 24 voidaan käyttää embossaukseen sellaisenaan tai sillä voidaan kasvattaa lisäpainolaattoja toistamalla kuvan 2e mukaista prosessivaihetta.

- 5 Edellä mainituilla litografisilla menetelmillä voidaan tuottaa kuvioalueita, joiden pinta-alat ovat nykyisillä valmistustekniikoilla  $< 8'' \times 8''$ . Suuremmat pinta-alat tuotetaan kuvassa 2g periaatteellisesti esitetyllä yhdistelymenetelmällä (engl. recombining), jossa edellä esitetyillä menetelmillä tuotettu yksittäinen painolaatta 24 kopioidaan
- 10 kuumaembossaus- tai valumenetelmillä suuremmalle substraatille kopioimalla rakennetta substraatin pintaan sen tason määrittämissä xy-suunnissa.

- Kuumaembossauskopiointissa edellä tuotettu nikkelpainolaatta 24
- 15 asetetaan ko. painolaatan kokoisen metallisen tukilevyn päälle ja sillä painetaan kuvio sopivaan muovimateriaaliin, esimerkiksi PMMA-materiaaliin (engl. polymethylmeta-acrylate) kuumaembossausprosessilla. Toistamalla prosessia useaan kertaan ja eri kohtiin muovimateriaalia, saadaan näin tuotettua suuren pinta-alan omaava
- 20 uusi master-elementti, josta kasvatetaan suuren pinta-alan omaava painolaatta/painopelti elektrolyttisesti.

- Yhdistely on myös mahdollista tehdä levittämällä isomman pinta-alan omaavan muovi-, lasi- tai kvartsisubstraatin päälle nestemäistä
- 25 polymeerimateriaalia, johon nikkelpainolaatan 24 kuvio painetaan. Kovettamalla polymeeri paikallisesti (esimerkiksi lämmittämällä, UV-valolla tai riittävää kovettumisalkua käyttäen) saadaan valmistettua kuviorakenne mainittuun kohtaan substraatin päälle. Toistamalla prosessia useaan eri kohtaan saadaan jälleen muodostettua
- 30 suuremman pinta-alan omaava master-elementti ja siitä edelleen voidaan kasvattaa telan tai vastaavan ympärille soveltuva nikkelpainolaatta.

- Kuvassa 3 on esitetty elektronimikroskooppikuva (SEM, Scanning
- 35 Electron Microscopy) erään keksinnön mukaiseen embossaukseen soveltuvan painopellin pintaprofiilista. Kuvassa 3 keskellä oleva alue on

## 15

25  $\mu\text{m}$  ylempänä, kuin reunoilla oleva alue. Nähdään, että painolaatan kohokuviossa on siten olennaisesti pyslysuorat seinämät sekä terävät leikkaavat kantit. Profillin syvyys embossattaessa esimerkiksi ITO/PET rakennetta on sopivimmin luokkaa 1-25  $\mu\text{m}$  ja viivanleveys

5 kapoimmillaan luokkaa 1  $\mu\text{m}$ . Profillin syvyyden valinta samoin kuin kapelin kyseeseen tuleva viivanleveys vaihtelevat embossattavan johdokerroksen ja sen alla olevan substraatin materiaalista riippuen.

Kuvassa 4 on esitetty SEM kuva kuvan 3 mukaisella painopellillä

10 lämpötilassa 20 °C embossatusta ITO/PET kerrosrakenteesta. Kuvasta 4 nähdään, että rakenteet ovat painuneet kahteen eri tasoon. Kuvassa keskellä oleva alue on 15  $\mu\text{m}$  alempana, kuin reunoilla olevat tummat alueet jolloin mainittu painuma on katkaissut PET muovisubstraatin päällä olleen 100 nm paksuisen ITO johdekalvon. Nähdään, että kuvan

15 3 mukaiseen painopellin rakenteeseen verrattuna johdokerrokseen muodostuneen kuvioinnin dimensiot ovat leveyden osalta yhtenevät ja leikkausreuna on tasainen. Leikkausreunan karheus on alle 2  $\mu\text{m}$ .

Substraatin materiaalina keksinnön mukaisessa embossauksessa

20 voidaan käyttää sopivimmin PET:iä, mutta muita mahdollisuuksia ovat esimerkiksi PI, PS ja PC. Näistä ainakin PET:iä on saatavana valmiiksi rullatavarana, jolloin sitä on helppo käyttää rullalta-rullalle prosesseissa.

Esimerkiksi OLED-komponenteissa tai muissa optisissa kompo-

25 nenteissa substraatin päälle muodostettavan alimmaisen elektrodikerroksen (anodin) materiaalina voidaan käyttää läpinäkyviä puoli-johdeoksideja, tyypillisestä ITO:a. ITO:n vastusarvo on muutamien kymmenien tai satojen nanometrien kalvonpaksuuksilla tyypillisesti

30 joitain kymmeniä ohmoja per neliö ja näkyvän valon alueella sen transmissio on tyypillisesti > 75 %. PET-kalvo voidaan päällystää ITO-kalvolla sinänsä tunnetuilla tyhjökasvatusmenetelmillä ja PET- ja ITO kerrosten välissä voidaan käyttää tarvittaessa esimerkiksi ohutta piidioksidikerrosta ( $\text{SiO}_2$ ), joka toimii adheesiokerroksena mainittujen

35 kerrosten välissä. Myös muiden suojakerrosten käyttö em. kerrosten välissä on mahdollista.



Vaikka keksintö on ensisijaisesti tarkoitettu substraatin päälle muodostettavan alimmaison elektrodikerroksen embossaamalla tapahtuvaan kuviointiin, voidaan embossausta soveltaa luonnollisesti myös muiden ylempien elektrodikerrosten kuviointiin esimerkiksi siten, 5  
kuin patenttijulkaisussa US 2002/0094594 on esitelty. Monikerroksisen rakenteen ylempiä johdekerroksia embossaamalla kuvioitaessa on mahdollista käyttää kuvioitavan kerroksen alla sopivaa suojakerrosta, johon keksinnön mukainen muodonmuutos aikaansaadaan ja joka 10  
siten mahdollistaa kuvioitavan kerroksen osalta kontaktien katkaisemisen.

Keksinnön eräessä suoritusmuodossa saman rullalta-rullalle prosessin yhteydessä voidaan muovinen substraatti päällystää aluksi sputterolmalla tyhjössä olennaisesti yhtenäisellä ITO-kerroksella, jonka 15  
vahvuus on esimerkiksi 100 nm. Tämän jälkeen mainittu ITO-kerros kuvioidaan keksinnön mukaisesti embossaamalla anodielektrodiksi. Anodielektrodin päälle muodostetaan termisellä tyhjöhöyrystyksellä yksi tai useampia orgaanisia materiaalikerroksia. Näiden kerrosten 20  
paksuus voi olla esimerkiksi 50-200 nm. Orgaanisten kerrosten päälle muodostetaan edelleen katodielektrodi metallista (esimerkiksi Mg, Ag tai Al). Katodielektrodi voidaan kuvioida joko embossaamalla tai muulla tekniikan tasosta tunnetulla tavalla. Muodostamalla katodielektrodin juovat kohtisuoraan anodielektrodin juovien kanssa, voidaan 25  
mainittujen juovien risteykseen muodostuvia pikseleitä ohjata yksi kerrallaan ja muodostaa näin esimerkiksi OLED-pikselinäyttö. Komponentin loppukäsittelyssä rakenne suojataan tarvittavilla suojakerroksilla yms. sekä tarvittaessa leikataan ja johdotetaan valmiiksi komponenteiksi.

30  
Kuvioitavien johdekerrosten osalta tässä keksinnössä ovat etusijalla puolijohdeoksidit, kuten ITO. Mainitut materiaalit muodostavat substraatille lasimaisen kerroksen, johon on mahdollista keksinnön mukaisesti embossaamalla aikaansaada katkaisu, joka katkaisu 35  
perustuu alla olevaan substraattimateriaaliin aikaansaatuun pysyvään muodonmuutokseen. Keksintö ei kuitenkaan ole rajoittunut ainoastaan

puolijohdeoksidoista muodostettuihin elektrodikerroksiin, vaan elektrodeissa voidaan käyttää materiaaleina myös metalleja (kuten Al, Au, Ag, Cu) tai polymeeriä (kuten PEDOT/PSS) sellaisissa sovelluksissa, joissa elektrodikerrokselta ei vaadita optista läpinäkyvyyttä.

5

Elektrodikuvioinneissa kulloinkin tarvittavat viivanleveydet määräytyvät kulloinkin valmistettavan sovelluksen mukaisesti. Keksinnön mukaista embossausta käyttäen esimerkiksi ITO-kerroksessa on mahdollista päästä luokkaa 1  $\mu\text{m}$  oleviin viivanleveyksiin.

10

Substraattimateriaalien ollessa muovia embossaus tapahtuu lämpötiloissa, jotka ovat sopivimmin hieman yli muovin lasittumislämpötilan, jossa lämpötilassa, ns. lasittumispisteessä muovin ominaisuudet muuttuvat lasimaisesta tilasta joustavampaan olomuotoon. Näissä lämpötiloissa muovisubstraatin päällä oleva ITO-kerros ei vielä kuitenkaan pehmene, mikä on edellytys sille että mainittu kerros saadaan luotettavasti ja tarkkarajaisesti embossaamalla katkaistua. Sopiva substraatin lämpötila, jossa substraatti on tilassa jossa siihen embossaamalla alkaansaadaan pysyvä muodonmuutos, voidaan järjestää joko esilämmittämällä substraatti ennen embossausta ja/tai käyttämällä embossaukseen lämmitettyä painolaattaa tai -peltiä. Etuna lämmitetyn työstöelimen käytössä on se, että tällöin lämmitys kohdistuu hetkekkisenä vain kulloinkin työstettävään substraatin osaan eikä substraattimateriaalia kokonaisuudessa tarvitse lämmittää.

25

Kuten edellä on jo todettu, sopivimmin embossauksessa käytettävä painolaatta tai -pelti valmistetaan nikkelipintaisena. Mahdollisimman pystyseinämäisen ja terävät loikkaavat kantit omaavan kohokuvion valmistaminen painolaattaan on haastavaa, mutta se on mahdollista esimerkiksi edellä esitettyä elektronisädekuviointiin ja kuivaetsaukseen perustuvaa tekniikkaa käyttäen. Painolaatta on mahdollista valmistaa myös esimerkiksi piihin materiaalia kidesuunnassa etsaamalla.

30

Seuraavassa keksintöä selostetaan edelleen yksityiskohtaisemmin käyttämällä erityisiä esimerkkeinä OLED:ien ja OFET:ien valmistusta. Näistä esimerkeistä käy alan ammattimiehelle selkeästi ilmi mm. se,

35

miten keksinnön mukaisessa embossauksessa voidaan tehokkaasti hyödyntää substraatin ja johdekerroksen vertikaalisuuntaa.

*OLED-komponentteihin perustuvan pikselinäytön valmistus*

5

OLED-komponenttien käyttö erilaisissa näyttösovelluksissa on nykyisin erittäin voimakkaan kiinnostuksen kohteena, koska ne tarjoavat mahdollisuuden näyttökomponenttien valmistamiseen perinteisiä pikselinäyttöjä edullisemmin. Nyt esillä oleva keksintö tarjoaa hakijan käsityksen mukaan mahdollisuuden pikselinäyttöjen valmistamiseen vielä nykyisin tunnettuja tapoja merkittävästi yksinkertaisemmin ja pienemmin kustannuksin. Lisäksi keksinnön avulla näyttöihin voidaan toteuttaa myös nykyistä parempi pikseliresoluutio hyödyntämällä teknikan tasoa tehokkaammin vierekkäisten elektrodien vertikaalisuuntaista etäisyyttä toisistaan horisontaalisuuntaisen etäisyyden lisäksi.

15 Kuvissa 5a ja 5b on esitetty periaattoollisesti OLED-komponentteihin perustuva pikselinäyttö, siten kuin se nykyisen tunnetun tekniikan mukaisesti valmistetaan. Näytön pikselit muodostuvat ristikkäisten juovamaisten elektrodien (tyypillisesti alempi anodi ja ylempi katodi) 20 risteykseen. Yleisesti voidaan ajatella, että OLED-pikselin kummatkin ristikkäiset elektrodit läylyy kuvioda alle 100  $\mu\text{m}$  levyisiksi, jotta saadaan aikaan riittävän korkean resoluution omaava näyttö. Tunnettua tekniikkaa edustavan varjomaskin avulla päästään 25 käytännössä n. 200-300  $\mu\text{m}$  elektrodileveyteen. Jos muodostetaan ns. RGB-täysvärinäyttö, niin kolmen vierekkäisen perusväripikselin (punainen, vihreä ja sininen) yhdessä muodostaman ns. virtuaalisen väripikselin kokonaismitta lähestyy tällöin 1 mm:iä, joka on liian suuri jotta se soveltuisi korkean resoluution näyttöihin. Lisäksi 30 varjomaskeihin perustuvan tekniikan huonoina puolina ovat toistuvat kohdistukset ja puhdistukset. Tekniikan tasosta tunnetulla fotolitografiakuvionnilla päästään alle 1  $\mu\text{m}$  resoluutioon, mutta sen haittana on varsin korkeat valmistuskustannukset samoin kuin huono soveltuvuus rullalta-rullalle prosesseihin. Lisäksi fotolitografiassa 35 käytettävät etsauskemikaalit aiheuttavat ongelmia tai estävät kokonaan eri prosessivaiheiden yhdistämisen yhdeksi kokonaisuudeksi.

Korkean resoluution näytöt toteutetaan siten tyypillisesti piialustalle, johon nykyisillä tekniikoilla pystytään valmistamaan riittävän pienikukoisia pikseleitä. Piialustusten näyttöjen valmistuskustannuksia on kuitenkin vaikea alentaa sille tasolle, johon orgaanisilla materiaaleilla on massatuotannossa periaatteessa mahdollisuus päästä.

Kuvassa 6 on esitetty keksinnön mukaisesti toteutettu OLED-pikselinäyttö. Hyödyntämällä substraatin tasoa vastaan kohtisuorassa suunnassa, eli vertikaalisessa suunnassa useampaan eri tasoon embossaamalla muodostuvat elektrodit, voidaan elektrodikuviointin tiheyttä kasvattaa merkittävästi, mikä mahdollistaa myös alkaisempaa paremman pikseliresoluution saavuttamisen. Kahteen eri tasoon embossattujen elektrodikuvioiden tuoma etu ilmenee yksityiskohtaisemmin myös jäljempänä kuvista 9-11. Elektrodikuviointin viivanleveyden ollessa esimerkiksi 50 µm luokkaa, saavutetaan pikselinäytössä riittävä resoluutio useimpiin sovelluksiin värinäytöt mukaan lukien.

Nyt käsillä oleva keksintö mahdollistaa siis OLED-pikseleiden valmistuksen siten, että pikseleiden koko on riittävän pieni myös resoluutioltaan hyvänlaatuisiin näyttöihin. Keksinnön merkittävä etu on lisäksi se, että keksintö mahdollistaa OLED-pikseleiden valmistamisen myös rullalla-rullalla-prosessina, mikä alentaa merkittävästi pikselinäyttöjen tuotantokustannuksia massatuotannossa.

#### *OFET-komponenttien valmistus*

On sinänsä tunnettua, että orgaanisissa ohutkalvoihin perustuvissa kenttätransistoreissa eräs keskeinen valmistusteknille asetettava vaatimus on kyky valmistaa riittävän pieniä kanavapituuksia sormirakenteiden ja tulsilnsa nähden limittäin järjestettyjen elektrodien välille. Kuvassa 7 on esitetty SEM esimerkkikuva OFET-transistorin rakenteesta, jossa näkyvät keskenään limittäiset sormimaiset Source- ja Drain-elektrodit S,D. Kenttätransistorin kanavalla tarkoitetaan tässä

20

5 yhteydessä näiden vastakkaisten elektrodien kahden vierekkäisen sormen väliin jäävää aluetta, jolla on tietty pituus (elektrodisormien välinen etäisyys vastakkaisten elektrodien S,D välillä) sekä leveys (matka jolla vastakkaiset elektrodit S,D ovat limittäin). Transistorin toiminnan kannalta kanavan pituuden ja leveyden suhde on keskeinen parametri.

10 OFET-transistorin Drain-Source-elektrodien välistä virtaa  $I_{DS}$  voidaan arvioida kaavan (1) mukaisesti

$$I_{DS} = \frac{WC_i}{2L} \mu (V_{GS} - V_t)^2 \quad (1)$$

$$15 \quad C_i = \frac{\epsilon_0 \epsilon_r}{d_{ox}} \quad (2)$$

joissa,  $\mu$  = varauksenkuljettajan liikkuvuus kanavamateriaalissa  
 $V_{GS}$  = Gate-Source jännite  
 20  $C_i$  = eriste kerroksen ominaiskapasitanssi  
 $W$  = kanavan leveys  
 $L$  = kanavan pituus  
 $V_t$  = transistorin kynnysjännite  
 $d_{ox}$  = eriste kerroksen paksuus  
 25  $\epsilon_r$  = eristemateriaalin permittivisyys  
 $\epsilon_0$  = permittivisyys tyhjiössä

30 Kuvassa 8 on esitetty periaatteellisena polkkileikkauskuva OFET-transistorin kanavarakenne.

35 Tyypillisesti orgaanisten kanavamateriaalien varauksenkuljettajien liikkuvuus vaihtelee  $10^{-3} - 0.1 \text{ cm}^2/\text{Vs}$  välillä, kun se esimerkiksi kidemuodossa olevalla piillä on huomattavasti suurempi ollen luokkaa  $10^8 \text{ cm}^2/\text{Vs}$ . Tämä rajoittaa yhtälön (1) mukaisesti voimakkaasti orgaanisesta transistorista saatavaa virtaa. Toisaalta virta riippuu oleellisesti transistorin kanavan leveyden  $W$  ja pituuden  $L$  suhteesta.

Tämä suhde  $W/L$  pyritään siten maksimoimaan, tekemällä esimerkiksi kuvan 6 mukaisesti sormirakenneisiksi kuvioltuja elektrodeja. Lisäksi transistorin koko vaikuttaa transistorin kynnysjännitteeseen  $V_t$  siten, että koon pienentäminen madaltaa tarvittavaa kynnysjännitettä. Matalat kynnysjännitetasot on monissa sovelluksissa keskeinen transistorille asetettava vaatimus.

Edellä esitetystä seuraa suoraan se, että transistorin Drain- ja Source-elektrodien kuviointi on pystyttävä toteuttamaan hyvin tarkasti. Lisäksi kuviointin laadun on oltava hyvä, sillä elektrodien väliset yksittäisetkin oikosulut pilaavat tyypillisesti transistorin suorituskyvyn.

Tekniikan tasosta tunnetut fotolitografiaan ja etsaukseen perustuvat menetelmät mahdollistavat kylläkin tarkan elektrodikuviointin, mutta ne ovat hitaita ja kalliita prosesseja vaatien useita eri työvaiheita. Siten ne soveltuvat huonosti massatuotantoon ja ovat käytännössä soveltumattomia rullalta-rullalle prosesseihin.

Tekniikan tasosta tunnetaan muitakin elektrodikuviointiin soveltuvia menetelmiä, kuten esimerkiksi varjomaskitekniikka, mutta yleisesti voidaan todeta että ne menetelmät joilla päästään riittävän hyvään (luokkaa  $1 \mu m$  resoluutioon) kanavan pituudessa  $L$ , eivät sovellu massatuotantoon eivätkä varsinkaan rullalta-rullalle-prosessissa käytettäväksi.

Keksinnön mukainen ombossaukseen perustuva ratkaisu sen sijaan soveltuu OFET-transistoreissa tarvittavien Drain- ja Source-elektrodien toteuttamiseen myös massatuotantona ja rullalta-rullalle-prosessina.

Viliten kuvaan 8, eristävän substraattimateriaalin päälle muodostetaan aluksi johdekerros esimerkiksi metallista (kuten Al, Cu, Ag tai Au), ITO:sta tai johtavasta polymeeristä (kuten rr-PHT, engl. regioregular poly(3-hexyylthiophene)). Tähän johdekerrukseen Source- ja Drain-elektrodit muodostetaan keksinnön mukaisesti ombossaamalla. On huomattava, että transistorin kanavan dimensiot  $L, W$  määräytyvät nyt suoraan tämän alimmaisien elektrodikerroksen

kuviointin perusteella. Siten elektrodien päälle tulevan orgaanisen puolijohdekerroksen levitys, samoin kuin sitä seuraavien eristekerrosten ja Gate-elektrodin muodostaminen eivät ole enää tulostuslaskuudeltaan yhtä kriittisiä. Orgaaninen puolijohdekerros, 5 kanavamateriaali voi olla materiaaliltaan esimerkiksi esimerkiksi pentaseeni (engl. pentacene) tai sopiva oligotiofeeni-yhdiste.

Orgaanisen kanavamateriaalin päälle toteutetaan eristekerros, joka on tyypillisesti joko  $\text{SiO}_2$ , tai joltain johtamatonta polymeeriä kuten polyesteriä, PVP (engl. poly-vinylphenol) tai PMMA. Eristekerroksen 10 kuviointi ei enää vaikuta transistorin kanavan dimensioihin I, W, joten tarkkuusvaatimukset sen valmistuksessa ovat lievemmat. Sen sijaan eristekerroksen paksuus on tärkeä tekijä transistorin toiminnan kannalta kuten kaavasta (2) ilmenee. Eristekerroksen tulee olla 15 mahdollisimman ohut, mutta siinä ei saa olla oikosulkuja mahdollistavia reikiä tai vastaavia. Eristekerros voidaan toteuttaa tyypillisesti esim. tyhjöhöyryttämällä, sputteroimalla tai painamalla.

Eristekerroksen päälle toteutetaan vielä Gate-elektrodi sopivasta 20 johtavasta materiaalista, esimerkiksi metallista (kuten Al, Cu), johtavasta grafiitti- tai metallipartikkelmusteesta tai johtavasta polymeeristä, kuten polyaniliini. Tämäkään vaihe ei ole painotarkkuuden suhteen enää kovin kriittinen, sillä transistorin kanavan dimensiot on määritelty jo alimman johdekerroksen 25 elektrodikuviointin yhteydessä.

Edellä esitetyn perusteella on selvää, että keksinnön mukaisen omboosauksen käyttäminen OFET-komponenttien valmistuksessa on edullista, koska tällä menetelmällä voidaan alimmainen ja transistorin 30 ominaisuuksien kannalta kaikkein tärkein johdekerros kuvioda erittäin tarkasti. Alimmaisen johdekerroksen Drain- ja Source-elektrodikuviointin toteuttamisen jälkeen seuraavien kerrosten toteutukselle on huomattavasti suuremmat vapausasteet, koska niiden osalta voidaan nyt sallia tietty määrä epätarkkuutta ilman että se 35 olennaisesti vaikuttaa transistorin suorituskykyyn.

Kuvissa 9-11 on esitetty yksityiskohtaisemmin eräitä mahdollisuuksia embossaamalla valmistetun OFET-transistorin rakenteiksi. Näistä kuvista myös ilmenee se, miten keksintö mahdollistaa tarkat ja pienet kanavapituudet L substraatin vertikaalisuuntaa uudella tavalla hyödyntämällä.

Kuvassa 9 on ositottu periaatteellisesti eristävän substraatin päällä olevasta johtavasta kerroksesta (esimerkiksi ITO, alumiini tai johtava polymeeri) keksinnön mukaisesti embossaamalla alempaan tasoon erotettu kapea elektrodi, joka voi toimia lähtökohtana kuvissa 10 ja 11 esitetyille transistorirakenteille. Mainitun elektrodin leveys voi olla kuvan mukaisesti luokkaa 1-50  $\mu\text{m}$ . On selvää, että sovelluksesta riippuen elektrodirakenteena voidaan hyödyntää myös pelkästään alkuperäiseen tasoon substraatin pinnalle jäänyttä johdekerrosta, jolloin kuvassa 9 esitettyä mainitusta tasosta alempaan vertikaaliseen tasoon erotettua johdekerroksen osaa ei lainkaan hyödynnetä elektrodina. Tilanne voi olla myös päinvastainen, jolloin ainoastaan vertikaalisuunnassa alempana oleva elektrodi tulee käyttöön.

Kuvassa 10 on periaatteellisesti esitetty kuvan 9 mukaisen rakenteen päälle toteutettu kenttätransistori, jossa em. johdekerroksesta erotettu elektrodi toimii Gate-elektrodina. Gate-elektrodin päällä on eristekerros ja mainitun eristekerroksen päällä edelleen orgaaninen puolijohdekerros, joka täyttää embossaamalla muodostetun syvennyksen. Tässä tapauksessa sekä johdekerros että sen päällä oleva, esimerkiksi tyhjökäsvattamalla muodostettu passiivinen eristekerros voivat olla embossattu samalla kertaa. Kontaktit Source- ja Drain-elektrodeja varten on muodostettu esimerkiksi alumiinista molemmiin puoliin em. syvennystä kuvioitujen elektrodien päälle. Gate elektrodin kontaktikohta voidaan muodostaa vastaavalla tavalla transistorirakenteen viereen johdottamalla sopiva alue elektrodia varten. Kuvan 10 mukaisessa rakenteessa transistorin kanavan pituudeksi L muodostuu Source- ja Gate-elektrodien välinen etäisyys, joka tässä esimerkkitapauksessa on luokkaa 5  $\mu\text{m}$ .



Kuvassa 11 on esitetty eräs toinen vaihtoehto kenttätransistorin rakenteeksi. Tässä tapauksessa johdekerroksesta embossaamalla erotettu elektrodi toimii Source-elektrodina, jonka päälle embossattuun vertikaalisuuntaiseen syvennykseen on muodostettu orgaaninen puolijohde ja sen päälle edelleen Gate-elektrodi. Drain-elektrodin muodostaa substraatin pinnalle ylempään vertikaaliseen tasoon jäävä johdekerros. Tämän rakenteen etuna on se, että transistorin kanavan pituus  $L$  määräytyy nyt vertikaalisen embossaussyvyyden mukaisesti. Siten se on hyvin tarkasti hallittavissa embossauksessa käytettävän painolaatan kohokuvion avulla. Tämä mahdollistaa myös alle  $1\text{ }\mu\text{m}$ , esimerkiksi luokkaa  $500\text{ nm}$  olevat kanavapituudet.

Kuvassa 12 on esitetty vielä eräs vaihtoehto kenttätransistorin rakenteeksi. Tässä tapauksessa alempaan vertikaaliseen tasoon embossattu johdekerroksen osuus, joka kuvan 11 mukaisessa ratkaisussa toimii Source-elektrodina, ei ole sähköisesti kytketty lainkaan elektrodiksi, vaan Drain- ja Source-elektrodit on nyt molemmat järjestetty ylempään vertikaaliseen tasoon eri puolille embossaamalla muodostettua ja puolijohdekanavamateriaalin täyttämää syvennystä. Kuvan 12 ratkaisussa efektiiviseksi kanavituudeksi muodostuu luokkaa  $2 \times 1\text{ }\mu\text{m}$  oleva pituus, koska Source- ja Drain-elektrodien välinen virta kiertää kuvassa katkoviivoilla esitettyjen nuolten mukaisesti mainitun alemmalla tasolla olevan sähköisesti kelluvan elektrodin kautta. Tämän rakenteen erityisenä etuna on se, että mainittuun kelluvaan elektrodin johdekerrokseen embossauksen yhteydessä mahdollisesti syntyneet vähäiset murtumat tai muut virheet eivät käytännössä vaikuta transistorin toimintaan.

Kuvissa 10-12 periaatteellisesti esitetyistä esimerkkirakenteista käy alan ammattimiehelle selkeästi ilmi kokonaisuuden mukaisella ensimmäisen johdekerroksen embossaukseen perustuvalla elektrodikuvioinnilla saavutettavat merkittävät edut. Ensimmäisen johdekerroksen tarkka elektrodikuviointi antaa selkeitä prosessietuja, jotka ovat merkittäviä komponenttien massatuotantoa ajatellen. Kun ensimmäisen johdekerroksen elektrodikuviointi on suoritettu riittävällä tarkkuudella sekä vertikaali- että horisontaalisuunnassa, niin elektrodikuviointiin

25

voidaan nyt yhdistää seuraavien kerrosten toteutus tekniikan tasosta sinänsä tunnetuilla, hieman epätarkemminkin, mutta massatuotantoon hyvin soveltuvilla menetelmillä ilman että komponenttien suorituskyky heikkenee. Taisaalla alimman johdekerroksen embossauksen  
5 yhteydessä voidaan muokata tarpeen mukaan samalla kertaa myös muilla ylempiä passiivisia (eriste) tai aktiivisia kerroksia.

On luonnollisesti selvää, että keksintö ei ole rajoittunut vain edellisessä  
10 esimerkeissä esitettyihin suoritusmuotoihin, vaan keksintöä tulee tulkita ainoastaan oheisten patenttivaatimusten asettamien rajoitusten mukaisesti. Keksintö ei ole siten rajoittunut esimerkiksi ainoastaan edellä esitettyjen komponenttien valmistukseen, vaan keksinnön avulla on mahdollista valmistaa myös esimerkiksi aurinko ja -valokennoja. Aktiivimatriisinäyttöjen valmistamiseksi voidaan samalle alustalle  
15 tarvittaessa yhdistää sekä OFET- että OLED-rakenteita.

Edellä kuvattujen prosessivaiheiden ohella keksinnön yhteydessä on mahdollista tarvittaessa käyttää myös muita prosessivaiheita esimerkiksi eri materiaalikerrosten välisen eristys- tai sovituserrosten toteuttamiseen. Edelleen on mahdollista käyttää esimerkiksi RIE-  
20 etsausta (engl. Reactive Ion Etching) tai muuta plasmakäsittelyä embossaamalla kuvioituneen johdekerroksen, tai samalla muokattujen muiden kerrosten puhdistamiseen tai leikkausjälkien siistimiseen ennen seuraavien kerrosten toteuttamista.

25

26

Patenttivaatimukset :

1. Menetelmä elektronisten ohutkalvokomponenttien valmistamiseksi, joka menetelmä käsittää ainakin seuraavat vaiheet
- 5 — valitaan sähköä olennaisesti johtamaton substraatti,  
— muodostetaan mainitulle substraatille alimmainen, galvaanisesti yhtenäinen johdekerros sähköä johtavasta materiaalista,  
— erotetaan mainitusta alimmaisesta johdekerroksesta toisistaan galvaanisesti erilleen johdinalueita elektrodikuvioinniksi,  
10 — muodostetaan mainitun elektrodikuvion päälle edelleen yksi tai useampia ohutkalvokomponentissa tarvittavia ylempiä passiivisia tai aktiivisia kerroksia,  
15 — tunnettu siitä, että mainittu elektrodikuvioinniksi erottaminen lapahtuu kohdistamalla alimmaiseen johdekerrokseen kuviopainantaa (engl. die-cut embossing) eli embossaukseen perustuva työstötoimenpide, jossa työstötoimenpiteessä käytettävän työstöelimen kohokuvio (engl. relief) aiheuttaa substraattiin pysyvän muodonmuutoksen ja samalla embossaa johdekerroksesta aluetta toisistaan galvaanisesti erillään oleviksi johdinalueiksi.
- 20
- 25 2. Patenttivaatimuksen 1 mukainen menetelmä, **tunnettu** siitä, että mainitulla alimmaiseen johdekerrokseen kohdistetulla embossaus-toimenpiteellä muodostetaan johdinalueita substraatin tasoa vastaan kohtisuorassa eli vertikaalisessa suunnassa ainakin kahteen eri tasoon.
- 30
3. Patenttivaatimuksen 1 tai 2 mukainen menetelmä, **tunnettu** siitä, että mainitulla alimmaiseen johdekerrokseen kohdistetulla embossaus-toimenpiteellä muokataan samalla kertaa yhtä tai useampaa ohutkalvokomponentin ylempää passiivista tai aktiivista kerrosta.
- 35

4. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että substraatille muodostettava alimmainen ja embossaamalla kuvioitava johdekerros muodostetaan tyhjöpäälystämällä.
- 5 5. Patenttivaatimuksen 4 mukainen menetelmä, **tunnettu** siitä, että mainittu tyhjöpäälystys ja embossaus suoritetaan samassa tyhjöprosessissa.
- 10 6. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että substraattimateriaaliksi valitaan joku seuraavista materiaaleista tai niistä laminoimalla muodostettu yhdistelmä : muovi, lasi, paperi tai kartonki.
- 15 7. Patenttivaatimuksen 6 mukainen menetelmä, **tunnettu** siitä, että embossaukselta varten substraattimateriaalia lämmitetään.
- 20 8. Patenttivaatimuksen 7 mukainen menetelmä, **tunnettu** siitä, että substraattimateriaalin sisältäessä muovia, mainitun alimmaisen johdekerroksen embossaus suoritetaan lämpötilassa, joka on hieman yli ko. muovimateriaalin lasittumislämpötilan.
- 25 9. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että mainitun alimmaisen johdekerroksen materiaaliksi valitaan joku seuraavista tai niiden yhdistelmä: läpinäkyvä tai läpinäkymätön puolijohdeoksidi, metalli, johtava muste tai johdepolymeeri.
- 30 10. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että embossauksessa käytettävän työvälineen kohokuvion vertikaalisuuntainen syvyys ja/tai siinä käytettävät horisontaaliset viivanleveydet valitaan väliltä 1-50 µm
- 35 11. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että embossauksessa käytettävän työvälineen

kohokuvio valitaan vertikaalisuunnassa olennaisesti pysty-seinämäiseksi.

12. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä,  
5 **tunnettu** siitä, että embossauksessa käytettävän työstöelimenä käytetään nikkelpainolaattaa tai -peltiä, jonka masterin tai vastaavan kohokuvio on muodostettu suoralla resistillogرافialla tai resistillogرافian ja kuivaetsaustekniikan yhdistelmällä.
- 10 13. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että ainakin osa edellä esitettyjen patenttivaatimusten kuvaamista menetelmävaiheista suoritetaan samassa rullalta-rullalle prosessissa.
- 15 14. Jonkin edellä esitetyn patenttivaatimuksen mukainen menetelmä, **tunnettu** siitä, että embossaamalla muodostettua elektrodikuviointia tai samalla kertaa embossaamalla muokattuja ylempiä passiivisia tai aktiivisia kerroksia jälkikäsitellään plasmakäsittelyn avulla.
- 20 15. Laittelsto elektronisten ohutkalvokomponenttien valmistamiseksi olennaisesti sähköä johtamattomalle substraatille, joka laitteisto käsittää ainakin
- ensimmäiset kasvatusvälineet alimmaisen, galvaanisesti  
yhtenäisen johdekorroksen muodostamiseksi mainitulle  
25 substraatille sähköä johtavasta materiaalista,
  - kuviointivälineet johdinaluodon erottamiseksi toisistaan galvaanisesti erilleen elektrodikuvioinniksi mainitusta alimmaisesta johdekorroksesta,
  - toiset kasvatusvälineet yhden tai useamman ohutkalvo-  
30 komponentissa tarvittavan ylemmän passiivisen tai aktiivisen kerroksen muodostamiseksi mainitun elektrodikuvioinnin päälle,
- tunnettu** siitä, että
- mainitut kuviointivälineet elektrodikuvioinnin erottamiseksi  
35 mainitusta alimmaisesta johdekerroksesta ovat kuvio-  
painantaan (engl. die-cut embossing) eli embossaukseen

## 29

5 perustuvat embossausvälineet, jotka käsittävät ainakin yhden työstöelimen, jonka työstöelimen kohokuvio (engl. relief) aiheuttaa substraattiin pysyvän muodonmuutoksen ja samalla embossaa johdekerroksesta alueilta toisistaan galvaanisesti erillään oleviksi johdinalueiksi.

10 16. Patenttivaatimuksen 15 mukainen laitteisto, **tunnettu** siitä, että mainitut kuviointivälineet on järjestetty muodostamaan mainitulla alimmalseen johdekerrokseen kohdistetulla embossaustoimenpiteellä johdinalueita substraatin tasoa vastaan kohtisuorassa eli vertikaalisessa suunnassa ainakin kahteen eri tasoon.

15 17. Patenttivaatimuksen 15 tai 16 mukainen laitteisto, **tunnettu** siitä, että mainitut kuviointivälineet on järjestetty muokkaamaan mainitulla alimmaiseen johdekerrokseen kohdistetulla embossaustoimenpiteellä samalla kertaa yhtä tai useampaa ohutkalvokomponentin ylempää passiivista tai aktiivista kerrosta.

20 18. Jonkin edellä esitetyn patenttivaatimuksen 15-17 mukainen laitteisto, **tunnettu** siitä, että mainitut ensimmäiset kasvatusvälineet substraatille muodostettavan alimmaisen ja embossaamalla kuvioitavan johdekerroksen muodostamiseksi ovat tyhjöpäälystysvälineet.

25 19. Patenttivaatimuksen 18 mukainen laitteisto, **tunnettu** siitä, että mainitut tyhjöpäälystysvälineet ja embossausvälineet on sovitettu samaan tyhjöprosessiin.

30 20. Jonkin edellä esitetyn patenttivaatimuksen 15-19 laitteisto, **tunnettu** siitä, että embossauksessa käytettävän työstöelimen kohokuvion vertikaalisuuntainen syvyys ja/tai siinä käytettävät horisontaaliset viivanlovyodot ovat väliltä 1-50 µm.

35 21. Jonkin edellä esitetyn patenttivaatimuksen 15-20 mukainen laitteisto, **tunnettu** siitä, että embossauksessa käytettävän

työstöelimen kohokuvio on järjestetty vertikaalisuunnassa olennaisesti pystyselvämmäksi.

22. Jonkin edellä esitetyn patenttivaatimuksen 15-21 mukainen  
5 laitteisto, **tunnettu** siitä, että embossauksessa käytettävä työstöelin on nikkelpainolaalla tai -pelti, jonka masterin tai vastaavan kohokuvio on muodostettu suoralla resistilitografialla tai resistilitografian ja kuivaetsaustekniikan yhdistelmällä.
- 10 23. Jonkin edellä esitetyn patenttivaatimuksen 15-22 mukainen laitteisto, **tunnettu** siitä, että ainakin mainitut ensimmäiset kasvatusvälineet ja mainitut kuviointivälineet on sovitettu samaan rullalta-rullalle prosessiin.
- 15 24. Elektroninen ohutkalvokomponentti, joka käsittää ainakin  
— sähköä olennaisesti johtamattoman substraatin,  
— mainitulle substraatille muodostetun alimmaisen, sähköä johtavasta materiaalista muodostetun johdekerroksen, joka  
20 — mainittu johdekerros on kuvioitu toisistaan galvaanisesti erillisiksi elektrodikuvioinnin muodostaviksi johdinalueiksi,  
— yhden tai useamman mainitun elektrodikuvioinnin päälle muodostetun ylemmän passiivisen tai aktiivisen kerroksen,  
**tunnettu** siitä, että  
— mainittu elektrodikuviointi on erotettu kohdistamalla  
25 alimmaiseen johdekerrokseen kuvlopainantaan (engl. die-cut embossing) eli embossaukseen perustuva työstötoimenpide, jossa työstöelimen kohokuvio (engl. relief) aiheuttaa substraattiin pysyvän muodonmuutoksen ja samalla embossaa johdekerroksesta aluetta toisistaan galvaanisesti  
30 erillään oleviksi johdinalueiksi.
25. Patenttivaatimuksen 24 mukainen komponentti, **tunnettu** siitä, että komponentti käsittää alimmaisesta johdekerroksesta mainitulla embossausmenetelmällä muodostettuja johdinalueita substraatin  
35 tasoa vastaan kohtisuorassa eli vertikaalisessa suunnassa ainakin kahdessa eri tasossa.

26. Patenttivaatimuksen 24 tai 25 mukainen komponentti, **tunnettu** siitä, komponentti käsittää yhden tai useamman ylemmän passiivisen tai aktiivisen kerroksen, joka on muokattu samalla alimmaiseen johdekerrokseen kohdistetulla embossaustoimenpiteellä.

27. Jonkin edellä esitetyn patenttivaatimuksen 24-26 mukainen komponentti, **tunnettu** siitä, että mainitun substraalin materiaali on joku seuraavista materiaaleista tai niistä laminoimalla muodostettu yhdistelmä: muovi, lasi, paperi tai kartonki.

28. Jonkin edellä esitetyn patenttivaatimuksen 24-27 mukainen komponentti, **tunnettu** siitä, että mainitun alimmaisen johdekerroksen materiaali on joku seuraavista tai niiden yhdistelmä: läpinäkyvä tai läpinäkyvän puoli johdeoksidi, metalli, johtava muste tai johdepolymeeri.

29. Jonkin edellä esitetyn patenttivaatimuksen 24-28 mukainen komponentti, **tunnettu** siitä, että alimmaiseen johdekerrokseen embossaamalla muodostetun elektrodikuviointin horisontaaliset viivanleveydet tai vertikaalisessa syvyysuunnassa elektrodikuviointien keskinäinen etäisyys on väliltä 1-50  $\mu\text{m}$ .

30. Jonkin edellä esitetyn patenttivaatimuksen 24-29 mukainen komponentti, **tunnettu** siitä, että komponentti käsittää mainitun elektrodikuviointin päälle muodostetun ainakin yhden ylemmän aktiivisen kerroksen, jonka kerroksen materiaali on orgaaninen tai epäorgaaninen puoli johde.

31. Patenttivaatimuksen 30 mukainen komponentti, **tunnettu** siitä, että mainittu ainakin yksi ylempi aktiivinen kerros on järjestetty muodostamaan jokin seuraavista rakenteista: transistorin kanavarakenne, aurinko- tai valokennon valoaktiivinen kerros, valoa emittoivan komponentin elektroluminoiva kerros.



32. Jonkin edellä esitetyn patenttivaatimuksen 24-31 mukainen komponentti, **tunnettu** siitä, että komponentti on joku seuraavista: valodiodi, kenttätransistori, aktiivinen tai passiivinen pikselinäyttö, valo- tai aurinkokenno.

5

33. Jonkin edellä esitetyn patenttivaatimuksen 24-32 mukainen komponentti, **tunnettu** siitä, että komponentti käsittää yhden tai useamman ylemmän passiivisen tai aktiivisen kerroksen, jonka substraatin tasoon nähden vertikaalisuuntainen dimensio on määritetty alimmaiseen johdekerrokseen kohdistetulla embossaustoimenpiteellä.

10

34. Patenttivaatimuksen 33 mukainen komponentti, **tunnettu** siitä, että komponentti on orgaaninen kenttätransistori OFET, jonka kanavarakontoon kanavapituus (L) on määritetty substraatin tasoon nähden vertikaalisuunnassa embossaamalla.

15

35. Jonkin edellä esitetyn patenttivaatimuksen 24-34 mukainen komponentti, **tunnettu** siitä, että komponentti on orgaanisiin valodiodeihin OLED perustuva pikselinäyttö, jossa näytön yksittäiset pikselit on muodostettu eri napaisuutta edustavien keskenään ristikkäisten juovamaisten elektrodien risteysiin, ja jossa komponentissa samaa napaisuutta edustavat ja keskenään samansuuntaiset vierekkäiset elektrodit on muodostettu substraatin tasoon nähden vertikaalisuunnassa keskenään eri tasoon.

20

25

36. Patenttivaatimuksen 35 mukainen komponentti, **tunnettu** siitä, että mainittujen samaa napaisuutta edustavien ja keskenään samansuuntaisten vierekkäisten elektrodien vertikaalisuuntainen etäisyys toisistaan on 1-5  $\mu\text{m}$ .

L3

33

## Tiivistelmä :

Keksintö kohdistuu menetelmään elektronisen ohutkalvokomponentin valmistamiseksi sekä menetelmän toteuttavaan laitteistoon. Keksintö kohdistuu edelleen menetelmän mukaisesti valmistettuun elektroniseen ohutkalvokomponenttiin. Sähköä olennaisesti johtamattomalle substraatille muodostetaan aluksi alimmainen, galvaanisesti yhtenäinen johdekerros sähköä johtavasta materiaalista, josta mainitusta alimmaisesta johdekerroksesta erotetaan edelleen toisistaan galvaanisesti erilleen johdinalueita elektrodikuvioinniksi. Mainitun elektrodikuvioinnin päälle voidaan tämän jälkeen muodostaa yksi tai useampia ohutkalvokomponentissa tarvittavia ylempiä passiivisia tai aktiivisia kerroksia. Keksinnön mukaisesti mainitun alimmaisen johdekerroksen elektrodikuvioinniksi erottaminen tapahtuu kohdistamalla alimmaiseen johdekerrokseen kuviopainantaan (engl. die-cut embossing) eli embossaukseen perustuva työstötoimenpide, jossa työstötoimenpiteessä käytettävän työstöelimen kohokuvio (engl. relief) aiheuttaa substraattiin pysyvän muodonmuutoksen ja samalla embossaa johdekerroksesta alueita toisistaan galvaanisesti erillään oleviksi johdinalueiksi. Keksintö soveltuu ohutkalvokomponenttien valmistamiseen rullalla-rullalle prosessina.

Fig. 1

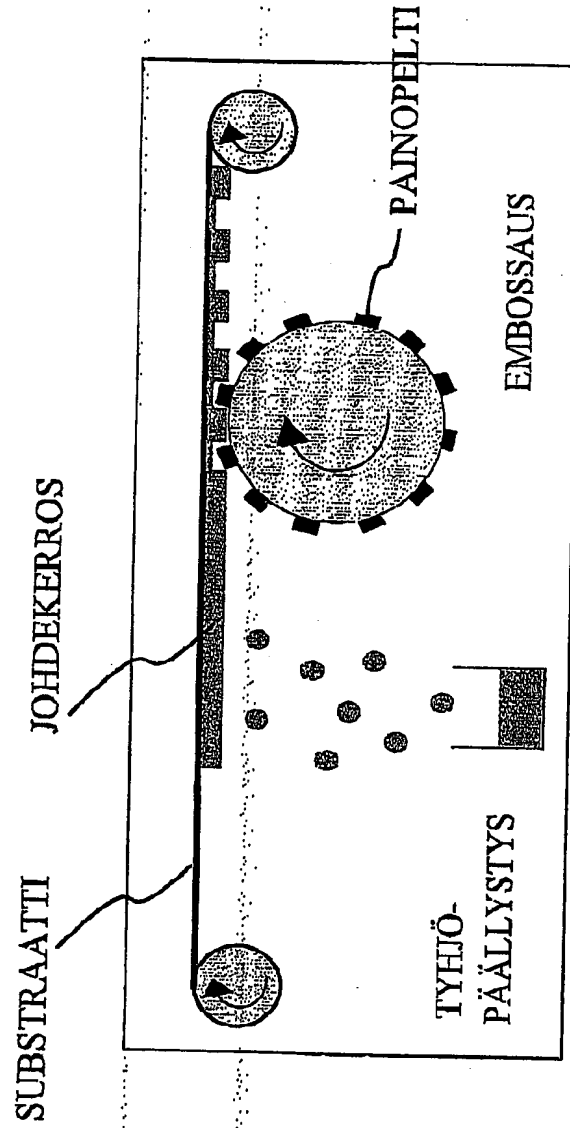


Fig. 1

29

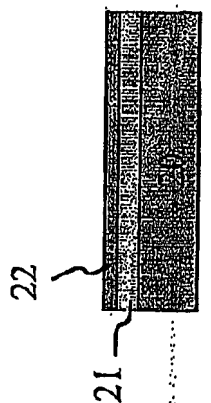


Fig. 2a

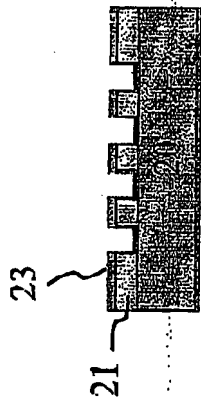


Fig. 2d

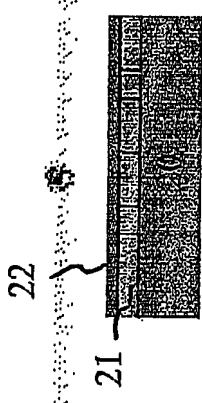


Fig. 2b



Fig. 2e

MASTER



Fig. 2c



Fig. 2f

4

3

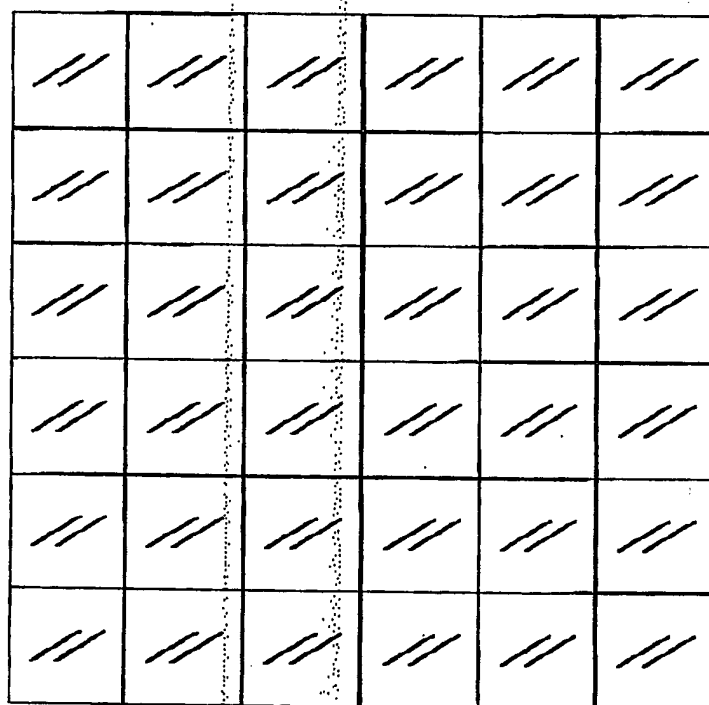


Fig. 2g

LY

4

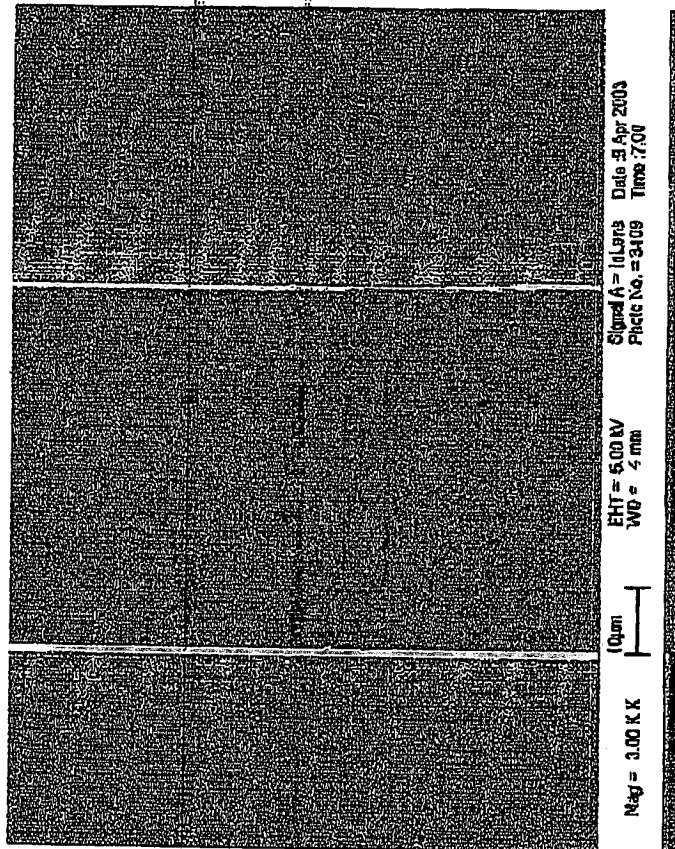


Fig. 3

LY

5

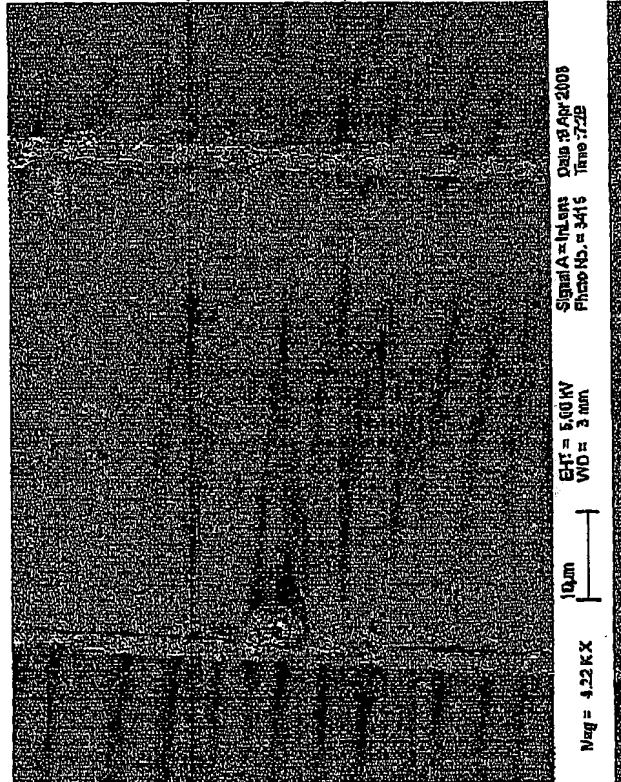


Fig. 4

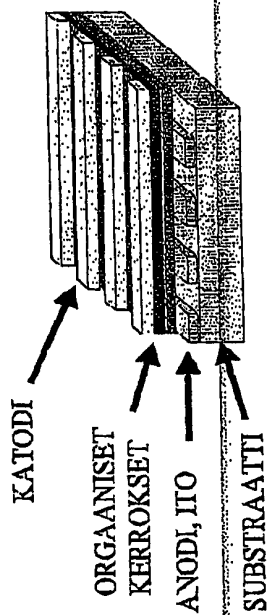


Fig. 5a

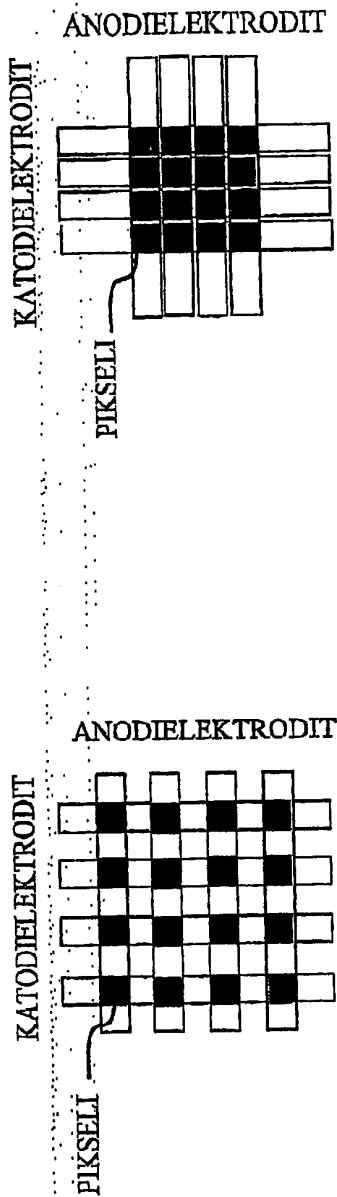


Fig. 6



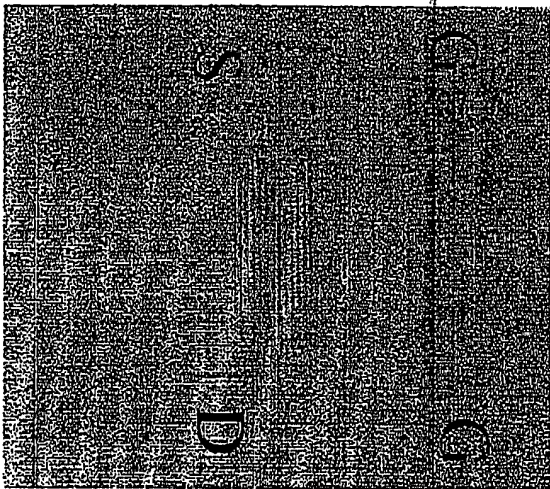


Fig. 7

7

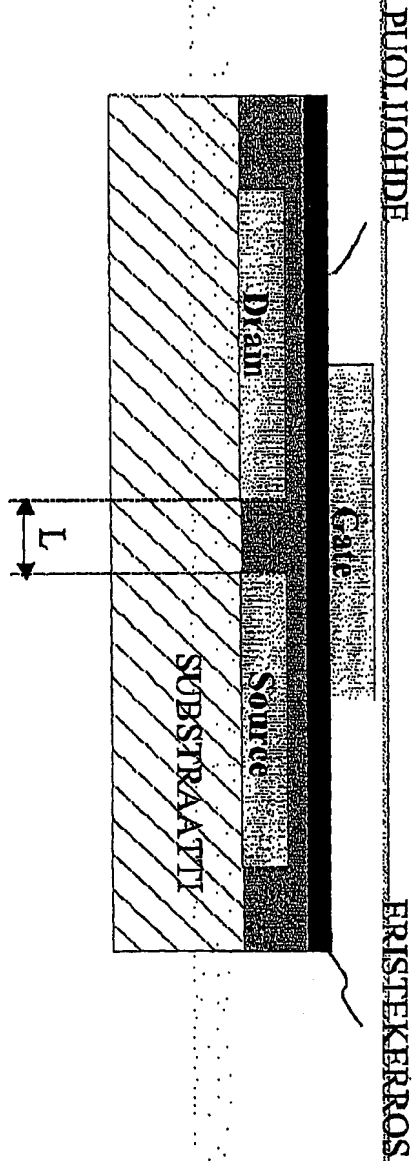


Fig. 8

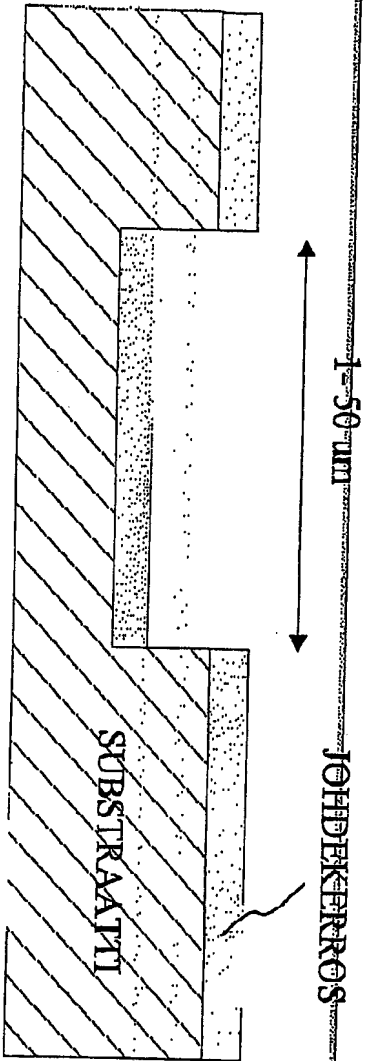


Fig. 9

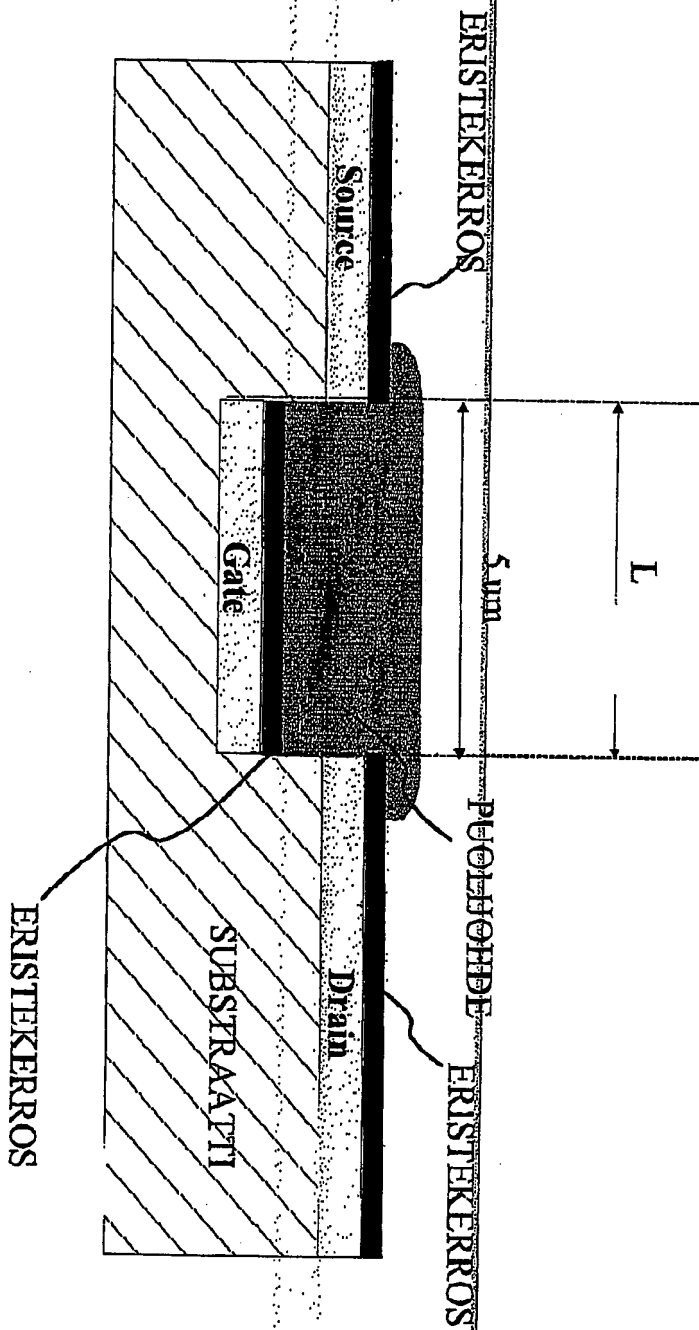


Fig. 10

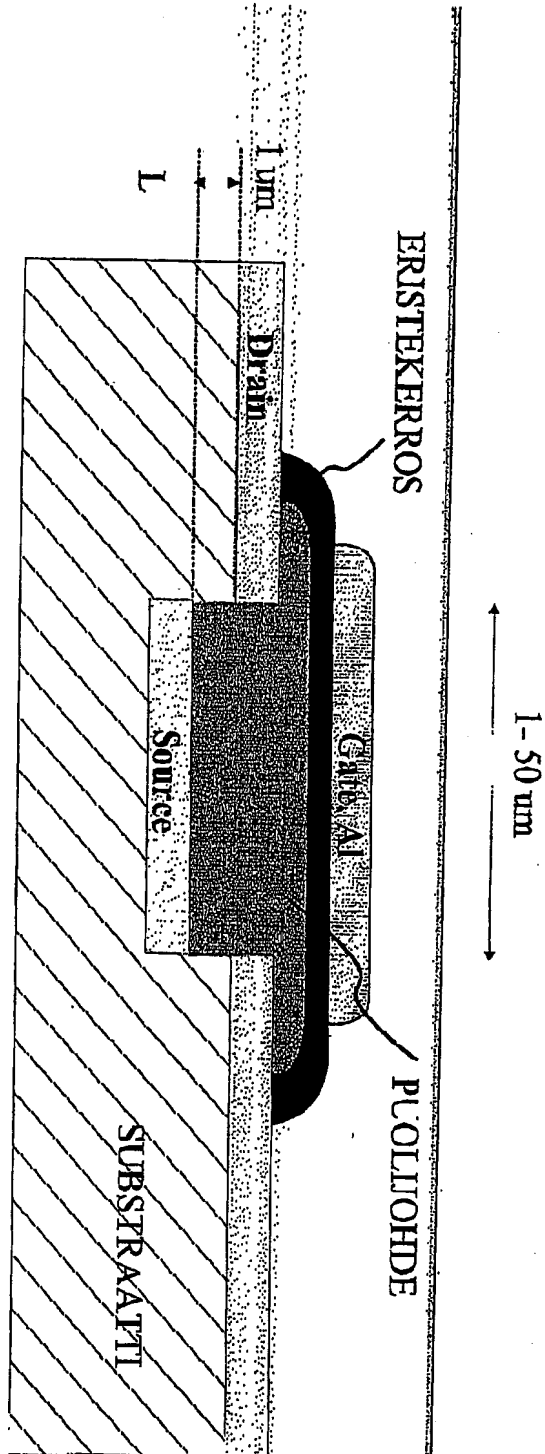


Fig. 11

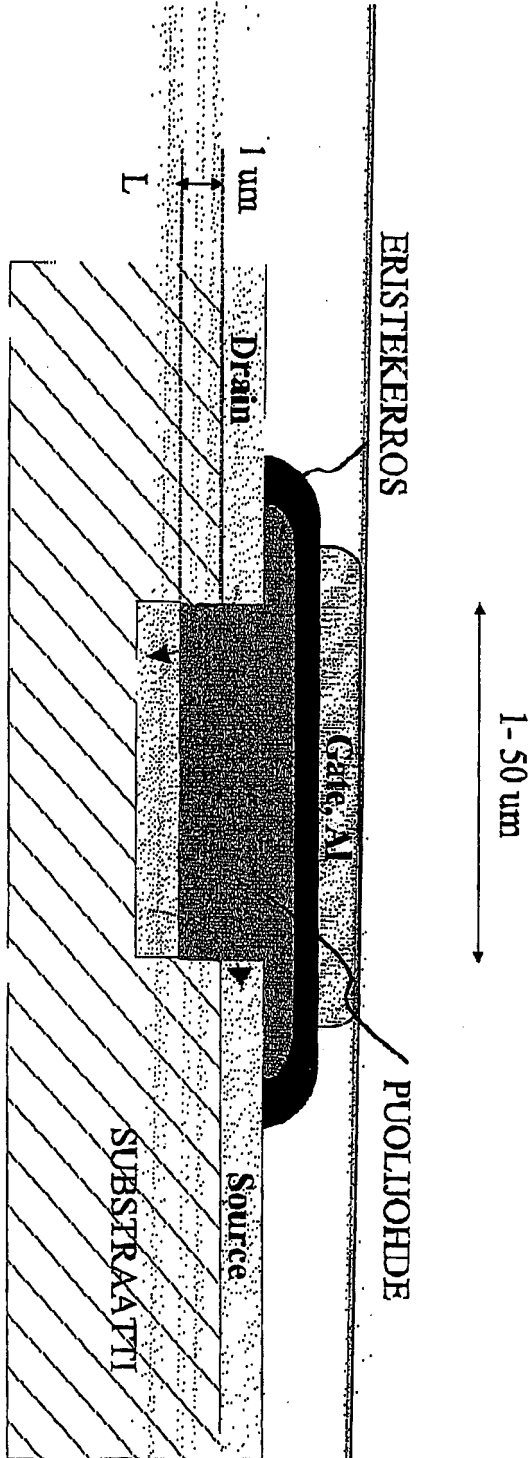


Fig. 12

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**